

CLIPPEDIMAGE= JP359177957A

PAT-NO: JP359177957A

DOCUMENT-IDENTIFIER: JP 59177957 A

TITLE: MOUNTING METHOD OF CHIP

PUBN-DATE: October 8, 1984

INVENTOR-INFORMATION:

NAME

KANO, HIROSHI

HORIKOSHI, EIJI

YAMANAKA, KAZUNORI

ASSIGNEE-INFORMATION:

NAME

FUJITSU LTD

COUNTRY

N/A

APPL-NO: JP58050346

APPL-DATE: March 28, 1983

INT-CL (IPC): H01L023/48

US-CL-CURRENT: 29/827,438/FOR.369

ABSTRACT:

PURPOSE: To absorb stress due to a difference between the thermal expansion of a chip and a substrate, and to prevent the exfoliation of a pad by forming a section, which can be deformed plastically or deformed elastically, to the pad section.

CONSTITUTION: A pad A is formed in such a manner that a metal, an elastic limit thereof is high, such as a Be-Cu alloy, a Be-Co alloy, a metal used for a normal spring material or the like is employed and a solder section 4 is shaped at least one end of a connecting fitting 3, a section

thereof is prepared to an arbitrary shape, such as an I shape, a barrel shape, etc. The solder section 4 of such a pad A, an electrode 5 on a chip and a wiring 6 on a substrate are soldered, and the chip 1 and the substrate 2 are connected. A diameter reducing section constitutes an elastic deformation section 7 under the state. In a semiconductor device constituted in this manner, stress due to a difference between the thermal expansion of the chip 1 and the substrate 2 under the use of the semiconductor device is, for example, absorbed by the deformation of the elastic deformation section 7, and tension applied to the pad A is reduced.

COPYRIGHT: (C)1984,JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—177957

⑪ Int. Cl.³
H 01 L 23/48

識別記号

庁内整理番号
6732—5F

⑬ 公開 昭和59年(1984)10月 8 日

発明の数 1
審査請求 未請求

(全 2 頁)

⑭ チップ実装方法

川崎市中原区上小田中1015番地
富士通株式会社内

⑮ 特 願 昭58—50346

⑯ 発 明 者 山中一典

⑰ 出 願 昭58(1983) 3 月28日

川崎市中原区上小田中1015番地
富士通株式会社内

⑱ 発 明 者 鹿野博司

⑲ 出 願 人 富士通株式会社

川崎市中原区上小田中1015番地

川崎市中原区上小田中1015番地

富士通株式会社内

⑳ 発 明 者 堀越英二

㉑ 代 理 人 弁理士 青木朗 外 3 名

明 細 書

1. 発明の名称

チップ実装方法

2. 特許請求の範囲

1. 基板とチップとを接続するパッドに、弾性変形もしくは塑性変形を行なわせ、基板とチップの熱膨張の差によるストレスを吸収させることを特徴とする、チップ実装方法。

2. 前記パッドの一部を弾性変形部材もしくは塑性変形部材で構成する、前記特許請求の範囲第

1 項記載のチップ実装方法。

3. 発明の詳細な説明

(1) 発明の技術分野

本発明はチップ実装方法に関し、更に詳しくはフリップチップ実装方式において基板とチップとを接続するパッドのはがれを防止するようにしたチップ実装方法に関する。

(2) 技術の背景並びに従来技術と問題点

従来、基板とチップを接続する方式に細線を用いるワイヤボンディング法および細線を用いない

ワイヤレスボンディング法がある。このワイヤレスボンディング法の代表的な方法でかつ実用化されているものにフリップチップ法がある。このフリップチップ法は、予じめチップの電極部にはんだパンプを形成しておき、予備はんだした基板の導体部にフェイスダウン(下向き)方式で導体パターン面に直接接続させる方法である。この方法において、前記はんだパンプは IC チップと基板とを接続するパッドを構成するものである。このような従来のフリップチップ方式において、IC チップと基板とのはんだ付の際、あるいははんだ付終了の後、300℃程度の高温から室温に低下するまでの間に、基板とチップのそれぞれの熱膨張率の差が原因でパッドのはく離が生ずることがあった。更に、かかるパッドのはく離は IC とチップを組込んだ半導体装置の実際の使用中においても、通電の結果基板とチップとの温度差が生じパッドのはく離現象が生じる事象もあった。

(3) 発明の目的および構成

本発明は、かかるフリップチップ方式における

従来の問題点を解消し、基板とチップとを接続するパッドのはく離を防止することをその目的とするものであり、かかる目的のために本発明は基板とチップとを接続するパッドに弾性変形もしくは塑性変形を行なわせ、基板とチップの熱膨張の差によるストレスを吸収するようにしたことを特徴とする。

すなわち、本発明においては、チップと基板との熱膨張の差による応力を、パッド自体が吸収するような構造にするものである。このため、パッドの構造としてはハンダに弾性変形部あるいは塑性変形部を設けた構造とすることができる。

以下、本発明の実施例を第1図および第2図に基づいて説明する。

(4)実施例

第1図は本発明方法に使用するパッドAでICチップ1と基板2とを接続した状態を示す。パッドAは、弾性限界の高い金属、例えばBe-Cu合金、Be-Co合金あるいは通常のバネ材に使用される金属等を使用して任意の形状（例えば断面I形、断

(3)

るストレス好都合に吸収する。

(5)発明の効果

以上説明したように本発明はパッド部に弾性変形あるいは又、弾性変形し得る部分を設けるように構成したものであるから、チップと基板との熱膨張差によるストレスを前記部分に吸収せしめることができ、従ってパッドのはく離を防止する効果を奏する。

4. 図面の簡単な説明

第1図は本発明の一実施例を示す断面図であり、第2図は本発明の他の実施例を示す断面図である。

1…チップ、2…基板、3…接続金具、4…ハンダ部、7…弾性変形部、8…塑性変形部、A…パッド。

特許出願人

富士通株式会社

特許出願代理人

弁理士 青木 朗

弁理士 西 錦 和 之

弁理士 内 田 幸 男

弁理士 山 口 昭 之

(5)

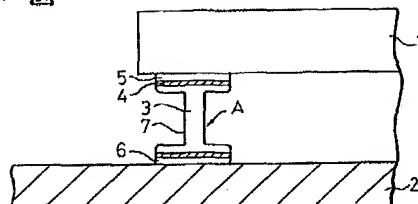
面つつみ形等)に作成した接続金部3の少なくとも一方端にハンダ部4を設けて形成される。このようなパッドAのハンダ部4と、チップの電極5および基板の配線6とをハンダ付けして、チップ1と基板2との接続を行う。この態様においては、縮径部は弾性変形部7を構成するものである。

このように構成した半導体装置において、例えばその使用中におけるチップ1および基板2との熱膨張の差によるストレスは弾性変形部7の変形により吸収され、またパッドAに加わる張力が減少される。

第2図に基づき、本発明の他の実施例を説明する。この例においてはパッドAは、容易に塑性変形しやすい金属、例えばIn、Pb、Sn等の低融点金属を円柱状に形成した接続金具3である。塑性変形部8の少なくとも一方端にハンダ部4を設けてパッドAを作成する。かかるパッドAを用いチップ1と基板2とを接続し、実装処理を行う。このようにして作成した半導体装置は、例えばその使用において塑性変形部8で塑性変形し熱膨張によ

(4)

第1図



第2図

